

量子计算预研专项项目指南

序号	指南编号	指南名称	研究目标及内容	密级	发布形式	经费限额(万元)	建议支持家数	研制周期
1	7150601	量子智能算法设计与优化	<p>研究内容: 开发能发挥当前异构量子计算硬件优势的量子智能算法, 提出新的具有强鲁棒性的图上量子漫步搜索算法, 构建量子学习与优化理论, 揭示学习问题的量子算法复杂性, 提出具有量子优势的学习与优化方法, 解决量子分类器在持续学习一系列量子数据分类问题时的灾难性遗忘问题, 强化任务之间的知识迁移性, 针对基础拟阵问题, 探索是否有体现加速优势的量子算法, 并从复杂性角度界定量子计算在这些问题上的计算能力极限。</p> <p>牵引指标:</p> <ol style="list-style-type: none"> 1) 构建不少于5类算法的量子智能算法集, 并为在实际量子计算机上运行这些算法提供软件仿真支撑, 算法集使用自主可控的支持量子-经典异构程序设计的高级量子程序设计语言; 2) 算法集至少涵盖一种量子漫步搜索类算法, 针对典型的图结构, 具有加速优势和强鲁棒性, 对于1000个顶点以上的完全二部图和带环完全图, 保证搜索成功率持续稳定在99.9%以上; 3) 算法集至少涵盖一种量子机器学习算法, 并在量子机器学习的复杂性与量子优化方法方面, 给出至少一个具有重要应用场景问题的量子复杂性下界, 并实现至少一种量子在线优化方法; 4) 算法集至少涵盖一种量子持续学习算法, 通过量子持续学习新方法和新技术, 达到持续学习一系列量子数据分类任务的平均准确率与上界的差距不超过5%; 5) 算法集至少涵盖一种针对基础拟阵问题的具有加速优势的量子算法, 并对量子计算在该问题上的加速能力进行定量分析; 6) 算法集及其代码实现均需提交到总体课题组进行运行验证, 算法描述或伪代码提交时间不晚于2025年1月, 算法代码实现提交时间不晚于2025年6月; 7) 算法集代码可根据总体课题组要求进行开源。 <p>成果形式:</p> <ol style="list-style-type: none"> 1) 可在项目总系统运行验证的量子智能算法集1套; 2) 量子智能与优化算法技术报告1份; 3) 量子智能算法仿真运行和主系统实际运行测试报告1份; 4) 至少2个具有可证明量子优势的新型量子算法; 5) 4篇以上高水平科研论文(中科院JCR二区以上期刊论文或CCF推荐A、B类会议论文)。 	公开	公开发布	615	1家	2022年-2025年
2	7150602	量子算法物理映射理论与控制优化	<p>研究内容: 为提升在专用量子计算机上运行量子智能算法的整体性能, 开发量子芯片的物理特性及动力学仿真软件, 并开发相关的优化技术, 从“算法定义芯片”角度出发, 基于物理仿真, 设计能够更有效执行量子算法的量子芯片架构, 并基于所设计的芯片架构开发量子线路编译、自动参数校准和控制脉冲波形优化的算法与软件, 为量子计算算法的高保真度运行提供方法支撑。</p> <p>牵引指标:</p> <ol style="list-style-type: none"> 1) 提供面向量子计算的“算法定义芯片”工具链, 可用于不同类型量子比特电路的计算机辅助设计仿真, 包括电路设计、哈密顿量导出、能谱和耦合常数计算等, 能够应用于不少于120量子比特的量子芯片的布局设计和量子线路编译综合优化, 布局和路由优化后的量子线路深度需求总体低于目前IBM Eagle芯片架构; 2) 提供能够在百量子比特级芯片上实现自动化工作点分配和参数校准的优化算法, 且能在项目总系统的量子测控系统上运行, 自动校准时间低于谷歌公司悬铃木芯片的Optimus方案; 3) 提供能够综合优化保真度、快速性和鲁棒性的控制波形设计算法, 在专项超导量子计算机上实现单比特、两比特操作保真度高于99%的实验验证, 并能够演示所设计方案在串扰、频率漂移、波形失真等因素下的快速性和鲁棒性; 提供基于微波单光子的飞行量子比特脉冲整形、接收和远程量子门操作的控制优化理论与算法, 并可在硬件系统上完成保真度在90%以上的演示实验。 4) 编译方法基于自主可控的支持量子-经典混合编译的框架实现(立项后由项目相关专家委员会指定); 5) 映射与优化算法提供对不少于40个量子比特系统的仿真模拟结果; 6) 编译、优化方法及相应工具链均需提交到总体课题组进行运行验证, 方案提交时间不晚于2025年1月, 可运行成品提交时间不晚于2025年6月。 7) 编译、优化方法及相应工具链可根据总体课题组要求进行开源。 <p>成果形式:</p> <ol style="list-style-type: none"> 1) 具有图形化功能的量子芯片物理仿真和辅助设计工具; 2) 可供对接实验的工作点分配和控制波形优化综合算法库; 3) 技术总结报告和研制分析报告; 4) 不少于5项发明专利、不少于5篇高水平科研论文(中科院JCR二区以上期刊论文或CCF推荐A、B类会议论文)。 	公开	公开发布	673	1家	2022年-2025年

3	7150603	高品质量子比特与高保真门操控技术	<p>研究内容: 针对专项核心系统对高品质量子比特和高保真量子门的需求,开展长相干超导量子比特芯片、集成一体高保真度测控芯片、高开关比可调耦合架构的高保真量子门等技术研究,研制大规模可扩展的长相干时间的新型超导量子比特和超导量子比特芯片与超导集成电路测控芯片集成封装的测控一体化量子处理器,为下一代量子计算算力的增长提供有力前沿技术保障。</p> <p>牵引性指标:</p> <ol style="list-style-type: none"> 1) 实现新型长相干超导量子芯片制备技术,单比特演示退相干时间不短于500微秒;并利用该技术实现不少于10比特的新型量子芯片,比特平均退相干时间不短于100微秒,单量子比特门保真度达到99.9%; 2) 实现可用纯电场模式调节比特频率及耦合开关的量子比特原型芯片; 3) 实现3D封装的集成不少于10组超导数字电路(SFQ)和10个与之对应的受控超导量子比特(Qubit)的测控一体量子处理器; 4) 在测控一体量子处理器上实现SFQ同时操控所有量子比特,单量子比特门保真度达到99%; 5) 在测控一体量子处理器上实现保真度超过99%的两量子比特门。 6) 新型长相干超导量子芯片制备技术需提交至总体课题组,并辅助总体课题组芯片研制,原型方案提交时间不晚于2024年1月,可验证技术方案提交时间不晚于2025年1月。 <p>成果形式:</p> <ol style="list-style-type: none"> 1) 长相干时间新型超导材料量子计算处理器芯片1款; 2) SFQ-Qubit测控一体化量子处理器芯片1款; 3) 高品质量子比特与高保真度量子门验证系统1套; 4) 针对可扩展新型超导量子计算模块的芯片封装技术报告1份; 5) 高品质Qubit及测控器件制备技术报告1份; 6) 高保真度单、双比特门调控及优化技术报告1份; 7) 不少于5项相关发明专利、5篇高水平科研论文(中科院JCR二区以上期刊论文或CCF推荐A、B类会议论文)。 	公开	公开发布	2000	1家	2022年-2025年
4	7150604	高性能光子芯片集成扩展技术	<p>研究内容: 瞄准未来可实用化光子计算的大规模扩展需求,针对当前单一材料和工艺体系下光子芯片性能受限的瓶颈,开展基于硅光集成工艺、三维激光直写、铌酸锂薄膜材料等多种集成光学路线下的光子器件、芯片大规模集成以及异质集成扩展等技术研究,研制高性能光子调控器件及大规模光子计算芯片,实现基于多材料体系光子计算芯片的光子计算实验演示验证系统,演示量子智能算法可编程运行,为实现可实用化专用光子计算能力提供支撑。</p> <p>牵引指标:</p> <ol style="list-style-type: none"> 1) 实现高性能典型光子调控器件,包括: <ol style="list-style-type: none"> a. 片上高速光调制器: 调制速度$\geq 10\text{MHz}$、半波电压$< 3\text{V}$、波导损耗$\leq 0.1\text{dB/cm}$; b. 片上偏振控制器: 偏振消光比$> 20\text{dB}$; c. 片上光耦合器: 插入损耗$< 1\text{dB}$; d. 片上高消光比滤波器: $\geq 40\text{dB}$; e. 波分复用器和解复用器: 间隔$\geq 20\text{GHz}$; f. 片上光分束器: 插入损耗$< 0.1\text{dB}$、尺寸$\leq 4\mu\text{m} \times 2\mu\text{m}$; 2) 实现定制结构的大规模三维光子芯片: 层数≥ 50, 模式数≥ 2500; 3) 实现定制结构的硅基大规模可编程光子计算芯片: 集成器件数目≥ 4000, 片上集成纠缠光子源与可编程光学网络,支持≥ 1000维量子态的片上可编程制备及操控; 4) 实现定制结构的铌酸锂高速可编程光子计算芯片: 集成调制器数目≥ 100, 调制速度$\geq 100\text{MHz}$; 5) 实现光子芯片异质集成扩展: 实现片内、片间2类耦合扩展技术; 芯片上异质集成材料体系间界面损耗$< 0.2\text{dB}$; 6) 实现软硬件一体的高性能光子计算芯片演示验证系统: 支持多芯片并行运行,具备经典程序编程接口,支持经典-量子混合计算架构,支持量子算法片上可编程运行; 7) 实现不少于3种量子算法的演示运行; 8) 可编程光子芯片需提交到总体课题组进行运行验证,技术方案和测试方案提交时间不晚于2025年1月,芯片提交时间不晚于2025年6月。 <p>成果形式:</p> <ol style="list-style-type: none"> 1) 高性能光子调控器件6款; 2) 高性能光子计算芯片3款; 3) 高性能光子计算芯片演示验证系统1套; 4) 高性能光子芯片集成扩展技术报告3份; 5) 光子芯片异质集成扩展技术报告1份; 	公开	公开发布	2339	1家	2022年-2025年

5	7150605	分布式量子芯片与互联技术	<p>研究内容: 针对大规模集成超导量子处理器芯片和分布式扩展的需要,开展小规模的两个量子芯片高保真度互连验证,微波光子调控(包括产生、隔离、压缩、探测和放大)等技术研究,研制3片大规模分布式可扩展超导量子芯片,为大规模超导量子处理器芯片提供扩展能力保障。</p> <p>牵引指标:</p> <ol style="list-style-type: none"> 1) 实现两个量子芯片的互连,每个芯片包含至少17量子比特,通过构建的分布式量子计算验证系统进行测量验证。量子芯片中量子比特平均退相干时间(能级弛豫时间T1)不少于50微秒,实现两个节点间进行量子信息传递且量子信息传递保真度不低于90%; 2) 提供至少3片大规模分布式可扩展超导量子比特芯片,每片集成不少于40个量子比特,每片量子芯片中量子比特平均退相干时间(能级弛豫时间T1)不少于30微秒,总数80%的量子比特在优化点工作频率偏差在±10%以内,所有量子比特在优化点工作频率偏差在±15%以内,芯片可通过高保真度同轴线通道进行芯片间的量子互连。芯片需提交到总体课题组进行运行验证,方案设计提交时间不晚于2024年1月,原型芯片提交时间不晚于2024年6月,最终芯片提交时间不晚于2025年1月。 3) 理论研究和实验实现量子信道跨至少一个高温区(1K温区或者4K温区)的两个节点间的量子信息传递,研制可应用于超导量子计算网络的微波单光子源、微波压缩态产生器、单光子探测器、单光子隔离器、单光子晶体管、超导滤波器(扩展指标); <p>成果形式:</p> <ol style="list-style-type: none"> 1) 分布式量子计算验证系统,包括2片17比特量子芯片,低温测试环境和室温电子学测量环境; 2) 3片大规模分布式可扩展新型超导量子芯片,每片集成不少于40比特; 3) 大规模超导量子计算处理器测控器件制备技术报告1份,超导量子计算原型网络调控及优化技术报告1份; 4) 不少于2项相关发明专利、6篇高水平科研论文。 	公开	公开发布	1931	1家	2022年-2025年
6	7150606	量子芯片自动标定技术	<p>研究方向: 针对专项核心系统对大规模量子比特超导量子计算原型机使用效率的需要,本课题拟重点实现以下两个方向:(1)为分布式可扩展新型超导量子计算模块提供基本的电子学测控能力,以及一套高自动化量子芯片测控系统;(2)研究多比特量子集成系统的快速性能表征及校准;探索优化量子调控的方案与流程,实现高精度量子调控,研究高速量子反馈技术实现方案,为量子纠错奠定基础。</p> <p>牵引指标:</p> <ol style="list-style-type: none"> 1) 电子学测控能力:系统具备对不少于120个量子比特的室温电子学操控能力,具体指标如下: <ol style="list-style-type: none"> a. 体积小于20U标准机架高度,含主机箱,铷钟,交换机,支持多路万兆网通信控制,具备千比特规模扩展能力; b. 调控信号包含120比特测控用的任意波形生成通道,支持带耦合器特点的量子处理器,不需外部微波源、混频器; c. 读取线路不低于10路(每路均包含读取激励,读取处理, JPA PUMP),每路支持不低于12个量子比特的复用读取,读取带宽不低于1.8GHz; d. 系统核心SFDR指标优于50dBc,无需本振泄露抑制和边带泄露抑制校准,在频偏5GHz输出条件下,相位噪声低于-90dBc@1kHz频偏@5GHz输出; e. 支持不超过100ns的量子比特主动复位; f. 系统快Z信号长期稳定性指标250ppm @ ±2.5℃实验室温度波动; g. 量子测控系统支持二进制指令格式程序的运行,任意波形发生器可支持接收外部码字(接口由专家组后续指定),并根据码字实时触发波形的产生; h. 核心芯片全国产化,所有测控软件,固件全自主开发; 2) 全芯片自动校准系统具体指标如下: <ol style="list-style-type: none"> a. 测控系统可对不少于120比特的量子芯片进行全芯片初步标定; b. 标定范围包括至少以下11个参数:量子比特工作点的能级频率、能级频率与磁通偏置的关系曲线、工作点的退相干时间,不同能级频率退相干时间的变化曲线、单比特门的驱动幅度、单比特门驱动频率、单比特门DRAG参数、量子比特读取频率校准、量子比特读取微波幅度、量子比特间耦合强度、双比特门参数等; c. 全芯片高精度校准自动化校准的时间≤10小时; d. 自动化系统满足项目总系统的接口标准。 3) 电子学测控系统及自动校准系统需提交到项目总系统上进行运行验证,测试样机提交时间不晚于2024年1月,最终系统提交时间不晚于2025年1月。 <p>成果形式:</p> <ol style="list-style-type: none"> 1) 大规模分布式可扩展超导量子计算模块(120比特)室温电子学测控系统; 2) 全芯片自动化校准系统; 3) 自动化校准技术报告1份; 	公开	公开发布	1722	1家	2022年-2025年

7	7150607	量子存储技术	<p>研究内容: 针对量子计算核心系统对长时间高保真量子存储能力的需求,开展基于光纤环的大规模专用光量子比特存储器件、基于囚禁离子的长相干时间量子存储单元、量子存储单元的快速初始化及量子态读出、量子存储单元的高保真写入等技术研究,研制可支持高维量子信息保存的高性能量子存储器,为量子计算系统提供高性能信息存储能力保障。</p> <p>牵引指标: 1) 研制光量子比特存储光纤环,要求: a. 基于光纤环光参量振荡器技术; b. 存储光量子比特数目不少于100000。 2) 研制离子量子存储器,要求: a. 有效存储时间: 200毫秒以上; b. 存储器初始化时间小于300微秒; c. 热噪声消除带宽大于4MHz; d. 单次写入操作保真度: 99.9%以上; e. 离子量子存储器单次读取操作保真度: 99%以上; f. 离子量子存储单元写入时间: 200微秒以下; g. 离子量子信息存储器规模: 可存储的量子态空间最大1000维以上。 3) 量子存储模块需提交到项目总系统上进行运行验证,提交时间不晚于2025年1月。</p> <p>成果形式: 1) 基于光纤环的光量子比特存储器光参量振荡器模块1套; 2) 长时间高保真囚禁离子量子存储系统1套; 3) 光量子比特存储器光参量振荡器模块的技术总结报告1份; 4) 长时间高保真囚禁离子量子存储系统的技术总结报告1份; 4) 申请不少于2项发明专利、发表6篇以上高水平科研论文(中科院JCR二区以上期刊论文或CCF推荐A、B类会议论文)。</p>	公开	公开发布	1448	1家	2022年-2025年
---	---------	--------	---	----	------	------	----	-------------